



Федеральное агентство по рыболовству
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Калининградский государственный технический университет»
(ФГБОУ ВО «КГТУ»)

УТВЕРЖДАЮ
Начальник УРОПС

Фонд оценочных средств
(приложение к рабочей программе модуля)
«СХЕМОТЕХНИКА»

основной профессиональной образовательной программы бакалавриата
по направлению подготовки

09.03.01 ИНФОРМАТИКА И ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА

Профиль программы
**«АВТОМАТИЗИРОВАННЫЕ СИСТЕМЫ ОБРАБОТКИ ИНФОРМАЦИИ И
УПРАВЛЕНИЯ»**

ИНСТИТУТ
РАЗРАБОТЧИК

Цифровых технологий
Кафедра систем управления и вычислительной техники

1 РЕЗУЛЬТАТЫ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Таблица 1 – Планируемые результаты обучения по дисциплине, соотнесенные с установленными индикаторами достижения компетенций

Код и наименование компетенции	Индикаторы достижения компетенции	Дисциплина	Результаты обучения (владения, умения и знания), соотнесенные с компетенциями/индикаторами достижения компетенции
ПК-8: Способен разрабатывать компоненты аппаратно-программных комплексов и баз данных, используя современные инструментальные средства и технологии программирования	ПК-8.9: Использует знания, умения и навыки в области техники и технологии построения узлов вычислительных машин при сопряжении аппаратных средств в составе информационных и автоматизированных систем	Схемотехника	<p><u>Знать:</u></p> <ul style="list-style-type: none"> - основы построения и архитектуры ЭВМ; - принципы построения, параметры и характеристики цифровых и аналоговых элементов ЭВМ; - современные средства взаимодействия с ЭВМ. <p><u>Уметь:</u> выбирать, комплексировать и эксплуатировать программно-аппаратные средства в создаваемых вычислительных и информационных системах и сетевых структурах;</p> <ul style="list-style-type: none"> - устанавливать и использовать программно-аппаратные средства вычислительных и информационных систем. <p><u>Владеть:</u> методами выбора элементной базы для построения различных архитектур вычислительных средств.</p>

2 ПЕРЕЧЕНЬ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ПОЭТАПНОГО ФОРМИРОВАНИЯ РЕЗУЛЬТАТОВ ОСВОЕНИЯ ДИСЦИПЛИНЫ (ТЕКУЩИЙ КОНТРОЛЬ) И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

2.1 Для оценки результатов освоения дисциплины используются:

- оценочные средства текущего контроля успеваемости;
- оценочные средства для промежуточной аттестации по дисциплине.

2.2 К оценочным средствам текущего контроля успеваемости относятся:

- тестовые задания по дисциплине;
- задания и контрольные вопросы по лабораторным работам;

2.3 Промежуточная аттестация в форме зачета проходит по результатам прохождения всех видов текущего контроля успеваемости.

К оценочным средствам для промежуточной аттестации по дисциплине, проводимой в форме экзамена, относятся:

- экзаменационные вопросы.

3 ОЦЕНОЧНЫЕ СРЕДСТВА ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ

3.1 Тестовые задания по дисциплине

Целью тестирования является закрепление, углубление и систематизация знаний студентов, полученных на занятиях и в процессе самостоятельной работы; проведение тестирования позволяет ускорить контроль за усвоением знаний и объективизировать процедуру оценки знаний студента. Проверка остаточных знаний по пройденным темам проводится не менее 3-х раз в течение семестра. В конце семестра для каждого студента определяется суммарное число правильных ответов:

- правильных ответов менее 60% - неудовлетворительно;
- правильных ответов 60% -75 % - удовлетворительно;
- правильных ответов 75% -85 % - хорошо;
- правильных ответов больше 85 % - отлично.

Если при проверке остаточных знаний по тестам процент правильных ответов оказался выше 85 % студенту в экзаменационной ведомости выставляется оценка «отлично». Ключи с правильными ответами к тестовым заданиям приведены в Приложении 1.

Вариант 1

1. Элемент Пирса используется для выполнения операции...
1. логического сложения
2. логического отрицания
3. отрицания логического сложения
4. отрицания логического умножения

2. Элемент Шеффера используется для выполнения операции...
1. логического отрицания
2. логического умножения
3. отрицания логического сложения
4. отрицания логического умножения

3. Конъюнктор используется для выполнения операции...
1. логического сложения
2. логического умножения

3. отрицания логического сложения
4. отрицания логического умножения

4. Дизъюнктор используется для выполнения операции
1. логического сложения
2. логического отрицания
3. отрицания логического сложения
4. отрицания логического умножения

5. Булева операция, результатом которой является значение «0» тогда и только тогда, когда значение одного операнда равно «0», а значение другого - «1» называется...
1. конъюнкция
2. инверсия
3. дизъюнкция
4. импликация

6. Последовательной цепью называют логическую....
1. схему, значения выходных сигналов которой зависят только от текущих значений входных сигналов
2. совокупность запоминающих элементов
3. совокупность линий, по которым передаются сигналы одного функционального назначения
4. схему, в которой значения выходных сигналов определяются как комбинацией входных сигналов, так и состоянием памяти схемы в данный момент

7. Дешифратор предназначен...
1. для преобразования кода «1 из N» в двоичный код
2. для преобразования непрерывно изменяющихся во времени величин в соответствующие значения двоичных кодов
3. для преобразования входных двоичных кодов в соответствующие им значения непрерывно изменяющихся во времени величин
4. для преобразования двоичного кода в код «1 из N»

8. Шифратор предназначен...
1. для преобразования кода «1 из N» в двоичный код
2. для преобразования непрерывно изменяющихся во времени величин в соответствующие значения двоичных кодов
3. для преобразования входных двоичных кодов в соответствующие им значения непрерывно изменяющихся во времени величин
4. для преобразования двоичного кода в код «1 из N»

9. Сумматор предназначен....
1. для подсчета числа поступивших на вход импульсов
2. для суммирования двоичных кодов двух чисел
3. для приема, хранения и передачи двоичных слов
4. для сравнения двоичных кодов двух чисел

10. Компаратор предназначен...
1. для подсчета числа поступивших на вход импульсов
2. для суммирования двоичных кодов двух чисел
3. для приема, хранения и передачи двоичных слов
4. для выработки признаков отношений между двоичными словами

11. Мультиплексор предназначен
1. для преобразования кода «1 из N» в двоичный код
2. для коммутации информации от одного из n входов на общий выход
3. для преобразования двоичного кода в код «1 из N»
4. для коммутации информации с одного информационного входа на один из информационных выходов

12. Демультимплексор предназначен...
1. для преобразования кода «1 из N» в двоичный код
2. для коммутации информации от одного из n входов на общий выход
3. для преобразования двоичного кода в код «1 из N»
4. для коммутации информации с одного информационного входа на один из информационных выходов

13. АЦП предназначен...
1. для преобразования кода «1 из N» в двоичный код
2. для преобразования непрерывно изменяющихся во времени величин в соответствующие значения двоичных кодов
3. для преобразования входных двоичных кодов в соответствующие им значения непрерывно изменяющихся во времени величин
4. для преобразования двоичного кода в код «1 из N»

14. ЦАП предназначен...
1. для преобразования кода «1 из N» в двоичный код
2. для преобразования непрерывно изменяющихся во времени величин в соответствующие значения двоичных кодов
3. для преобразования входных двоичных кодов в соответствующие им значения непрерывно изменяющихся во времени величин
4. для преобразования двоичного кода в код «1 из N»

15. В регистре сдвига ввод и вывод информации осуществляется...
1. в последовательной форме
2. в параллельной форме
3. ввод в параллельной форме, вывод - в последовательной
4. ввод в последовательной форме, вывод - в параллельной

16. В регистре сдвиг вправо осуществляется ...
1. старшие разряды переходят на место младших с потерей младшего разряда
2. младшие разряды переходят на место старших, выпадающий старший разряд переходит на место самого младшего
3. старшие разряды переходят на место младших, выпадающий младший разряд

переходит на место самого старшего
4. младшие разряды переходят на место старших с потерей старшего разряда

17. В регистре сдвиг влево осуществляется...
1. старшие разряды переходят на место младших с потерей младшего разряда
2. младшие разряды переходят на место старших, выпадающий старший разряд переходит на место самого младшего
3. старшие разряды переходят на место младших, выпадающий младший разряд переходит на место самого старшего
4. младшие разряды переходят на место старших с потерей старшего разряда

18. В регистре циклический сдвиг влево осуществляется...
1. старшие разряды переходят на место младших с потерей младшего разряда
2. младшие разряды переходят на место старших, выпадающий старший разряд переходит на место самого младшего
3. старшие разряды переходят на место младших, выпадающий младший разряд переходит на место самого старшего
4. младшие разряды переходят на место старших с потерей старшего разряда

19. В регистре циклический сдвиг вправо осуществляется...
1. старшие разряды переходят на место младших с потерей младшего разряда
2. младшие разряды переходят на место старших, выпадающий старший разряд переходит на место самого младшего
3. старшие разряды переходят на место младших, выпадающий младший разряд переходит на место самого старшего
4. младшие разряды переходят на место старших с потерей старшего разряда

20. Регистр предназначен...
1. для подсчета числа поступивших на вход импульсов
2. для суммирования двоичных кодов двух чисел
3. для приема, хранения и передачи двоичных слов
4. для выработки признаков отношений между двоичными словами

21. Счетчик предназначен...
1. для подсчета числа поступивших на вход импульсов
2. для суммирования двоичных кодов двух чисел
3. для приема, хранения и передачи двоичных слов
4. для выработки признаков отношений между двоичными словами

22. Количество адресных разрядов ПЗУ с помощью дешифратора можно увеличить, если...
1. младшие разряды шины адреса подаются на объединенные адресные входы всех микросхем, а старшие — на управляющие входы дешифратора
2. старшие разряды шины адреса подаются на объединенные адресные входы всех микросхем, а младшие — на управляющие входы дешифратора
3. любые разряды шины адреса подаются на объединенные адресные входы всех микросхем, а оставшиеся — на управляющие входы дешифратора

23. Записывать информацию в любой адрес ОЗУ и читать информацию из любого адреса ОЗУ в произвольном порядке можно врежиме доступа к памяти.
1. в параллельном
2. в последовательном
3. в любом

24. Емкость счетчика определяется как....
1. количество импульсов, после подачи которых счетчик возвращается в исходное состояние
2. максимальное число, которое может быть зафиксировано в счетчике
3. количество триггеров в схеме счетчика
4. количество триггеров, предназначенных для фиксации одного разряда числа в схеме счетчика

25. Коэффициент пересчета счетчика определяется как...
1. количество импульсов, после подачи которых счетчик возвращается в исходное состояние
2. максимальное число, которое может быть зафиксировано в счетчике
3. количество триггеров в схеме счетчика
4. количество триггеров, предназначенных для фиксации одного разряда числа в схеме счетчика

26. Принцип работы вычитающего счетчика заключается в том, что...
1. с приходом каждого импульса хранимое в счетчике число увеличивается на «1»
2. происходит сдвиг хранимого в счетчике числа на один разряд вправо
3. происходит сдвиг хранимого в счетчике числа на один разряд влево
4. с приходом каждого импульса хранимое в счетчике число уменьшается на «1»

27. Принцип работы суммирующего счетчика заключается в том, что...
1. с приходом каждого импульса хранимое в счетчике число увеличивается на «1»
2. происходит сдвиг хранимого в счетчике числа на один разряд вправо
3. происходит сдвиг хранимого в счетчике числа на один разряд влево
4. с приходом каждого импульса хранимое в счетчике число уменьшается на «1»

28. В качестве источника кодов, поступающих на ЦАП, в случае, когда нужно формировать аналоговые сигналы произвольной формы необходимо использовать...
1. обычный двоичный счетчик
2. память, работающую в режиме чтения
3. память, работающую в режиме записи

29. Количество каналов мультиплексора определяется
1. количеством мультиплексируемых входов
2. количеством выходов
3. общим количеством входов и выходов

30. Какие из нижеперечисленных узлов, могут быть отнесены к узлам последовательностного типа
1. регистры, счетчики
2. дешифраторы, коммутаторы, преобразователи кодов
3. шифраторы, компараторы, сумматоры
4. арифметико-логическое устройство

Вариант 2

1. Что представляют собой регистры?
1. RS-триггер, JK-триггер и D-триггер, соединенные между собой
2. несколько D-триггеров, соединенных между собой
3. два JK-триггера, соединенные между собой
4. несколько JK-триггеров, соединенные между собой

2. Укажите основное применение элементов Исключающее ИЛИ
1. изменение полярности входного сигнала или фронта
2. сравнение двух входных сигналов
3. формирование коротких импульсов по любому фронту входного сигнала
4. сброс сигнала с меньшей амплитудой

3. Что происходит с выходной суммой, если на вход расширения С приходит единица?
1. увеличивается на единицу
2. не изменяется
3. уменьшается на единицу

4. В регистрах какого типа выход каждого предыдущего триггера соединен с входом D следующего триггера?
1. в сдвиговых регистрах
2. в параллельных регистрах
3. во всех регистрах

5. В каком диапазоне будет считать 4-разрядный двоично-десятичный счетчик в режиме прямого счета?
1. от 0 до 15
2. от 0 до 9
3. от 0 до 99

6. При использовании элемента «Исключающее ИЛИ» в качестве управляемого инвертора....
1. при положительных входных сигналах элемент Исключающее ИЛИ будет работать как элемент 2ИЛИ
2. если на управляющем входе нуль, то входной сигнал инвертируется
3. один из входов элемента используется в качестве управляющего
4. если на управляющем входе единица, то входной сигнал инвертируется

7. Триггер можно реализовать, используя....
--

1. два логических элемента, охваченные положительными прямыми связями
2. три логических элемента, охваченные положительными обратными связями
3. два логических элемента, охваченные отрицательными обратными связями
4. два логических элемента, охваченные положительными обратными связями

8. счетчики обладают наибольшим быстродействием по сравнению со счетчиками других видов
1. асинхронные
2. синхронные с асинхронным переносом
3. синхронные
4. кольцевые

9. Управляющий сигнал ECR (Enable Carry) выполняет следующее действие...
1. только запрещает счет
2. только запрещает выработку сигнала переноса CR
3. запрещает счет и выработку сигнала переноса CR
4. разрешает счет и выработку сигнала переноса CR

10. На входы ЦАП коды подаются через параллельный регистр...
1. чтобы уровень напряжения, соответствующий поданному коду, устанавливался более точно
2. чтобы согласовать уровни входных сигналов ЦАП
3. чтобы обеспечить одновременность изменения всех разрядов входного кода ЦАП

11. Использование приоритетных шифраторов для построения преобразователя сигналов от нажатия клавиш в код номера нажатой клавиши имеет недостатки, связанные с тем что
1. невозможно устранить дребезг контактов
2. при большом количестве входов приоритетный шифратор получается довольно сложным
3. проще согласовать уровни входных сигналов

12. каскадирование сумматоров для увеличения разрядности осуществляется с целью, когда....
1. необходимо сигнал с выхода переноса сумматора, обрабатывающего старшие разряды, подать на вход переноса сумматора, обрабатывающего младшие разряды
2. необходимо сигнал с выхода переноса сумматора, обрабатывающего младшие разряды, подать на вход переноса сумматора, обрабатывающего старшие разряды
3. необходимо сигнал с входа переноса сумматора, обрабатывающего младшие разряды, подать на выход переноса сумматора, обрабатывающего старшие разряды

13. Компаратор кодов и регистр, охваченные обратной связью применяются в схеме...
--

1. вычисления разности двух последовательных значений входного кода
2. накапливающего сумматора
3. вычислителя экстремального значения входного кода
4. аналого-цифрового преобразователя

14. Асинхронные счетчики схемотехнически строятся на основе....
1. RS-триггеров
2. JK-триггеров
3. D-триггеров
4. T-триггеров

15. «Положительная логика» означает...
1. логическому нулю соответствует низкий уровень напряжения, а логической единице — высокий уровень
2. логическому нулю соответствует высокий уровень напряжения, а логической единице — низкий уровень
3. логический нуль кодируется положительным уровнем напряжения, а логическая единица — отрицательным уровнем напряжения

16. Микросхему с организацией 2Кх8 можно сделать микросхему 512х8, если...
1. отключить один старший разряд адреса памяти
2. отключить два старших разряда адреса памяти
3. отключить четыре старших разряда адреса памяти

17. Длительность каждой ступеньки выходного сигнала генератора пилообразного аналогового сигнала, использующего в качестве источника входных кодов ЦАП обычный двоичный счетчик равна...
1. периоду тактового генератора T
2. $2T$
3. $2nT$, где n — количество разрядов входного кода

18. Одновременное изменение сигналов на входе шифратора приводит...
1. к появлению периодов неопределенности на выходах
2. к появлению на любом входе шифратора паразитных отрицательных коротких импульсов
3. никак не влияет на работу шифратора

19. Чем определяется коэффициент разветвления?
1. отношением выходного тока к входному
2. отношением входного тока к выходному
3. числом входов

20. Атенюатор аналогового сигнала на ЦАП применяется для...
1. для усиления входного напряжения, изменяемого в очень широких пределах
2. для регулировки амплитуды выходного сигнала генератора на основе ЦАП
3. для сдвига аналогового сигнала на величину, задаваемую входным цифровым кодом

21. Нагрузочный резистор на отключаемом выходе буферов можно подключить....
1. между двумя входами
2. между двумя выходами
3. между выходом и землей
4. между входом и землей

22. D-триггер, в котором не использованы входы C и D будет работать....
1. никак не будет работать
2. как RS-триггер
3. как JK-триггер
4. как T-триггер

23. Регистры, срабатывающие по уровню стробирующего сигнала, могут успешно заменять регистры, срабатывающие по фронту...
1. во всех случаях
2. в схеме накапливающего сумматора
3. в случае необходимости запоминания входного кода по сигналу C до момента прихода следующего сигнала C

24. Коэффициент пересчета управляемого делителя частоты на синхронных счетчиках при входном коде N равен....
1. (N+1)
2. N
3. (N-1)

25. Выходной цифровой код N (n-разрядный) АЦП может принимать значений.
1. 2
2. n
3. 2n

26. Триггеры Шмитта предназначены для...
1. для преобразования входных аналоговых сигналов во входные цифровые сигналы
2. для преобразования входных аналоговых сигналов в выходные цифровые сигналы
3. для преобразования входных цифровых сигналов в выходные аналоговые сигналы

27. Очередность работы счетчиков импульса и паузы для генератора прямоугольных импульсов определяется...
1. разрядностью счетчиков
2. типом счетчиков
3. управляющими сигналами с выходов триггера

28. Уменьшить количество разрядов АЦП можно, если....
1. не использовать нужное количество старших разрядов выходного кода

микросхемы
2. не использовать нужное количество младших разрядов выходного кода микросхемы
3. не использовать нужное количество любых разрядов выходного кода микросхемы

29. В схеме выделения последовательности тактов входного сигнала триггеры.....
1. запоминают последовательные такты входного сигнала
2. делят частоту генератора
3. разрешают и запрещают процесс выделения последовательности

30. Основное применение всех регистров сдвига является
1. преобразование параллельного кода в последовательный и наоборот
2. организация всевозможных линий задержек
3. формирование импульсов заданной длительности

Вариант 3

1. В схему счетчиков импульса и паузы для генератора прямоугольных импульсов включаются логические элементы 4ИЛИ-НЕ с целью...
1. для уменьшения задержек переноса
2. для обеспечения синхронной работы всей схемы
3. для обеспечения поочередной работы счетчиков

2. В структуру микропрограммного автомата входит....
1. ОЗУ
2. тактовый генератор
3. Аналого-цифровой преобразователь

3. Сдвиговые регистры применяются дляОЗУ.
1. для увеличения разрядности шины адреса
2. для увеличения разрядности шины данных
3. для повышения быстродействия памяти

4. Схема, которая включает в себя только АЦП, компаратор кодов и триггер является...
1. фиксатором превышения входным сигналом установленного порога
2. вычислителем амплитуды аналогового сигнала
3. схемой увеличения вдвое частоты преобразования входного сигнала

5. Для подсчета количества пришедших входных импульсов, если их не больше 65535 потребуется..... 4-разрядных счетчиков.
1. 1
2. 2
3. 3
4. 4

6. Преимущество схемы генератора прямоугольных импульсов с регулируемой длительностью импульса и длительностью паузы на синхронных счетчиках по сравнению со схемой на синхронных счетчиках с асинхронным переносом заключается в том, что.....
1. отсутствует ограничение максимально допустимой тактовой частоты
2. по меньшей мере, вдвое повышается максимальная частота тактового сигнала генератора
3. ни в чем

7. Элементарная функция микропрограммного автомата остановки в каком-то адресе ПЗУ может использоваться....
1. для ожидания изменения входного сигнала
2. для того, чтобы закончить обработку реакции на предыдущее изменение входных сигналов
3. для выдачи последовательности выходных сигналов

8. Синхронная работа счетчиков импульса и паузы и триггера для генератора прямоугольных импульсов обеспечивается....
1. инвертором
2. триггером
3. элементом 2И
4. элементом 2ИЛИ

9. В АЦП.....входное напряжение сравнивается одним единственным компаратором с несколькими эталонными уровнями напряжения.
1. последовательного типа
2. параллельного типа
3. параллельного и последовательного типа

10. Компараторов кодов используются для....
1. для сравнения двух входных кодов и выдачи на выходы сигналов о результатах этого сравнения
2. для сравнения двух выходных кодов
3. для перекоммутации одного входного сигнала на несколько выходов

11. Одновибраторы схемотехнически представляют собой...
1. микросхемы, поочередно передающие на один выход один из нескольких входных сигналов
2. микросхемы, которые в ответ на входной сигнал формируют выходной импульс заданной длительности
3. времязадающие резисторы и конденсаторы

12. Для синхронизации с помощью триггера необходимо иметь синхросигнал...
1. сопровождающий входные информационные сигналы и задержанный относительно момента изменения этих сигналов на время, большее задержки

комбинационной схемы
2. сопровождающий входные информационные сигналы и задержанный относительно момента изменения этих сигналов на время, меньшее задержки комбинационной схемы
3. асинхронный по отношению ко всей остальной схеме

13. Вход выбора микросхемы CS относится к микросхемы памяти.
1. адресным выводам
2. выводам данных
3. управляющим выводам

14. Сумматор имеет количество выводов, которое
1. на единицу больше количества разрядов входных кодов
2. составляет два выхода результирующих сигналов: прямой и инверсный
3. равно количеству разрядов входных кодов

15. Каскадирование двух синхронных счетчиков осуществляется следующим образом...
1. нужно выход 8 первого счетчика соединить с входом С1 второго счетчика
2. нужно выход 4 первого счетчика соединить с входом С1 второго счетчика
3. тактовые входы С обоих счетчиков объединяются, а сигнал переноса первого счетчика подается на вход разрешения счета (ЕСТ) второго счетчика

16. Основным недостатком триггеров и регистров является...
1. минимальное время задержек срабатывания
2. максимально высокая допустимая рабочая частота
3. малый объем их внутренней памяти
4. высокая инерционность

17. 8-разрядный двоично-десятичный счетчик в режиме прямого счета будет считать в диапазоне...
1. от 0 до 15
2. от 0 до 9
3. от 0 до 255
4. от 0 до 64

18. Сумматор и выходной регистр, охваченные обратной связью применяются в схеме...
1. вычисления разности двух последовательных значений входного кода
2. накапливающего сумматора
3. вычислителя экстремального значения входного кода

19. Разряды асинхронного счетчика переключаются...
1. последовательно
2. параллельно
3. все разряды одного счетчика переключаются одновременно, но при каскадировании каждый следующий счетчик переключается с задержкой относительно предыдущего счетчика

20. Понятие «отрицательная логика» означает, что ...
1. логическому нулю соответствует низкий уровень напряжения, а логической единице — высокий уровень
2. логический нуль кодируется отрицательным уровнем напряжения, а логическая единица — положительным уровнем напряжения
3. логическому нулю соответствует высокий уровень напряжения, а логической единице — низкий уровень

21. Отключение одного старшего адресного разряда влияет на количество ячеек ПЗУ следующим образом...
1. уменьшает количество ячеек ПЗУ вдвое
2. уменьшает количество ячеек ПЗУ на одну ячейку
3. уменьшает количество ячеек ПЗУ в 10 раз

22. Для памяти работает правило взаимозаменяемости адресных входов.
1. ПЗУ
2. ОЗУ
3. для всех типов памяти

23. Период всего выходного сигнала генератора пилообразного аналогового сигнала, использующего в качестве источника входных кодов ЦАП обычный двоичный счетчик соответствует...
1. периоду тактового генератора T
2. $2T$
3. $2nT$, где n — количество разрядов входного кода

24. Одновременное изменение сигналов на входе дешифратора приводит...
1. к появлению периодов неопределенности на входах
2. на любом выходе дешифратора могут появиться паразитные отрицательные короткие импульсы
3. никак не влияет на работу дешифратора

25. Мультиплексирование представляет собой...
1. одновременное подключение нескольких выходов
2. распространение сигналов в двух противоположных направлениях
3. передача разных сигналов по одним и тем же линиям в разные моменты времени

26. Число разрядов мультиплексора определяется как...
1. количество мультиплексируемых входов
2. количество выходов
3. общее количество входов и выходов

27. Применение синхронизирующего триггера в схеме для пропускания и запрещения импульсов тактового генератора, использующей логический элемент 2И....
1. обеспечивает запуск и остановку генератора

2. обеспечивает прохождение на выход пропускающего элемента 2И только импульсов полной длительности
3. обеспечивает прохождение на выход пропускающего элемента 2И предельно коротких импульсов

28. Схема включающая в свой состав АЦП, компаратор кодов и регистр называется
1. фиксатор превышения входным сигналом установленного порога
2. вычислитель амплитуды аналогового сигнала
3. увеличение вдвое частоты преобразования входного сигнала

29. В входной аналоговый сигнал преобразуется во временной интервал между цифровыми импульсами или в частоту следования цифровых импульсов, а выходной цифровой код формируется в результате измерения длительности временного интервала или частоты следования импульсов.
1. в АЦП последовательного типа
2. в АЦП параллельного типа
3. в АЦП с промежуточным преобразованием

30. Синхронные счетчики целесообразно применять в случаях....
1. когда требуется очень высокое быстродействие
2. когда требуется наиболее простое управление
3. в любом случае следует отдать предпочтение синхронному счетчику

3.2 Задания и контрольные вопросы по лабораторным работам

ЛАБОРАТОРНАЯ РАБОТА №1. Базовые логические элементы. реализация простейших логических функций

Задание к лабораторной работе:

1. Ознакомиться с установкой УМ11. Разобраться с назначением всех гнезд, имеющихся на наборном поле установки.

2. Экспериментальным путём получить таблицы истинности для следующих элементов:

- 2-И-НЕ,
- 3-И-НЕ,
- 4-И-НЕ,
- 2И-2ИЛИ-НЕ.

В отчёте для каждого элемента должно быть приведено его название, математическое представление реализуемой функции, графическое обозначение и таблица истинности.

3. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию элемента "НЕ". Привести 2 различные схемы, их математические модели и графическое изображение.

4. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию элемента "ИЛИ". Привести математическое описание работы схемы и её графическое изображение.

5. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию элемента "И". Привести математическое описание работы схемы и её графическое изображение.

6. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию, указанную преподавателем.

7. Определить свой вариант переключательной функции. Для этого необходимо номер варианта перевести в двоичную систему счисления и записать шесть его младших разрядов в виде слова $\alpha_6 \alpha_5 \alpha_4 \alpha_3 \alpha_2 \alpha_1$. Определив значение α_i , записать их в таблице.

Например, если номер варианта 19 (010011), то $\alpha_6=0$, $\alpha_5=1$, $\alpha_4=0$, $\alpha_3=0$, $\alpha_2=1$, $\alpha_1=1$.

Для заданной функции и ее отрицания найти МДНФ. Представить функцию в форме И-НЕ.

Контрольные вопросы

1. Системы логических элементов (серии, комплексы), основные параметры системы логических элементов, значения основных параметров для логических элементов серии 155.

2. Подключение неиспользуемых входов элементов, работоспособность элемента с "висящими в воздухе" выводами.

3. Базовый элемент 155-й серии, реализация элемента "НЕ", "ИЛИ" многовходовых "И" и "ИЛИ", "ИСКЛЮЧАЮЩЕЕ ИЛИ".

4. Комбинационная схема, закон функционирования, способы его задания.

5. Управляемый инвертор.

6. Схемы с "открытым коллектором", "монтажное ИЛИ", возможность соединения логических элементов, минимальные и максимальные величины нагрузочных резисторов для элементов с открытым коллектором.

7. Система обозначения микросхем.

ЛАБОРАТОРНАЯ РАБОТА №2. Комбинационные преобразователи логических сигналов. дешифраторы

Задание к лабораторной работе

1. Построить и собрать на стенде схему двоично-десятичного дешифратора.

2. Заполнить перекодирующую таблицу 8421-XXXX, где XXXX-код.

3. Синтезировать преобразователь кодов из элементов, имеющихся на стенде.

4. Заполнить перекодирующую таблицу 8421-сегментный код.

5. Оформить отчет, который должен содержать:

- схему двоично-десятичного шифратора,

- перекодирующую таблицу 8421-XXXX,

- схему преобразователя кодов в соответствии с вариантом, указанным в таблице.

- рисунок семисегментного индикатора с обозначением сегментов,

- перекодирующую таблицу 8421-сегментный код, взаимное соответствие различных цифр различных кодов указано в таблице.

Контрольные вопросы

1. Шифратор: назначение, принципы построения.

2. Дешифратор "один из N": назначение, принципы построения, работа микросхем К155 ИД1, К155 ИД3, К155 ИД4.

3. Семисегментный код, представление информации на семисегментных индикаторах.

4. Семисегментный дешифратор К155 ИД1, работа схемы.

5. Преобразователи кода на основе запоминающих устройств (ПЗУ).

6. Условные графические обозначения дешифраторов (УГО).

ЛАБОРАТОРНАЯ РАБОТА №3. Последовательностные схемы. триггеры, регистры

Задание к лабораторной работе

1. Изучить и собрать асинхронный RS-триггер на элементах «2-И-НЕ».
2. Преобразовать собранный триггер в синхронизируемый.
3. Построить двухтактный RS-триггер на элементах «2-И-НЕ».
4. Ознакомиться с универсальным JK-триггером 155ТВ1. На его основе получить RS-, D-, T-триггеры.
5. Ознакомиться с другими триггерами 155-й серии, в частности ТМ2, ТМ5, ТМ7, ТМ8.
6. Построить схему, реализующую межрегистровую передачу двоичных чисел в единичном коде.
7. Построить схему, реализующую межрегистровую передачу двоичных чисел в парафазном коде.
8. Построить схему сдвигающего регистра.
9. Оформить отчёт, который должен содержать схемы всех рассмотренных триггеров, их условные графические обозначения и соответствующие таблицы переходов, а также УГО микросхем 155 ТВ1, ТМ2, ТМ5, ТМ7, ТМ8.

Контрольные вопросы

1. Взаимозаменяемы ли триггеры с динамическими синхростопами и фиксаторы?
2. Каким образом следует включать фиксаторы ТМ7, чтобы они по своим возможностям полностью соответствовали двухступенчатым триггерам ТМ8?
3. Что необходимо предпринять, чтобы триггер, срабатывающий по переднему фронту синхросигнала, стал срабатывать по его спаду?
4. Чем определяется быстродействие триггера?
5. Опишите работу триггеров К155ТВ1, ТМ2, ТМ7, ТМ8.
6. Опишите работу сдвигающего регистра К155 ИР1. Приведите примеры

ЛАБОРАТОРНАЯ РАБОТА №4. Элементы операционных устройств. мультиплексоры. сумматоры

Задание к лабораторной работе

1. Собрать мультиплексор с четырьмя информационными входами.
2. Составить булевы функции для описания одноразрядного полного сумматора согласно таблицы.
3. Собрать 2-х разрядный комбинационный сумматор.
4. Собрать 2-х разрядный сумматор накапливающего типа.

Контрольные вопросы:

1. Назначение, принципы построения мультиплексора.
2. Реализация логических функций на основе мультиплексоров.
3. УГО.
4. Работа микросхем 155КР1, КР2, КР5, КРУ.
5. Каскадирование мультиплексоров.
6. Назначение, принципы построения сумматора.
7. Булевы функции, описывающие работу одноразрядного полного сумматора.

8. Полные и неполные сумматоры.

9. Параллельные и последовательные сумматоры.

ЛАБОРАТОРНАЯ РАБОТА №5. Счётчики

Задание к лабораторной работе

1. В соответствии с полученным вариантом и таблицей синтезировать двоично-десятичный счётчик.

2. Оформить отчёт, который должен содержать:

- матрицу переходов JK-триггера,
- таблицу переходов и функций возбуждения счётчика,
- эталонную диаграмму Вейча,
- диаграммы Вейча для функций возбуждения JK-триггера,
- минимизированные при помощи диаграмм Вейча функции возбуждения JK-триггеров (все конъюнкции из получившихся выражений необходимо исключить),
- принципиальную схему синтезированного счётчика.

Контрольные вопросы

1. Двоично-десятичный счётчик.
2. Синхронные и асинхронные счётчики.
3. Двухступенчатые триггеры с динамическим управлением записью: различия в работе, возможности при построении синхронных и асинхронных счётчиков.
4. Последовательные соединения счётчиков, модуль полученного каскада.
5. Быстродействие счётчиков.
6. Порядок проектирования синхронного счётчика.
7. Как получена диаграмма Вейча?
8. Сохраняется ли состояние счётчика при отключении питания
9. Временная диаграмма работы счётчика.

ЛАБОРАТОРНАЯ РАБОТА №6. Исследование автоматов Мура на жесткой логике

Задание к лабораторной работе:

1. Спроектировать автомат Мура на жесткой логике по заданной ГСА:
 - 1.1. Разметить состояния автомата по ГСА.
 - 1.2. Построить граф переходов и прямую таблицу переходов
 - 1.3. Построить обратную структурную таблицу автомата
 - 1.4. Сформировать функции выходов и управления элементами памяти
 - 1.5. Построить функциональную схему автомата
2. Используя программу моделирования электронных схем Multisim, собрать схему автомата и исследовать ее работу в соответствии с заданной преподавателем ГСА.
 - 2.1. Исследовать поведение автомата на построенной модели
 - 2.2. Для всех комбинаций логических условий X проверить правильность переходов по ГСА и формирования автоматом микрокоманд У.
 - 2.3. Исследовать модель ЦУА на устойчивость (возможность заикливания программы моделирования)
 - 2.4. Исследовать модель ЦУА на адекватность заданной ГСА.
 - 2.5. Результаты исследований, алгоритмы и тексты программ представить в виде отчета.

Контрольные вопросы

1. Какие объекты и функции используются для описания закона функционирования структурного автомата Мура?
2. Какие правила необходимо соблюдать при разметке состояний автомата Мура?
3. Какие элементы памяти могут использоваться в автоматах Мура, законы их функционирования?

ЛАБОРАТОРНАЯ РАБОТА №7. Исследование автоматов Мили на жесткой логике

Задание к лабораторной работе

1. Спроектировать автомат Мили на жесткой логике по заданной ГСА:
 - 1.1. Разметить состояния автомата по ГСА.
 - 1.2. Построить граф переходов и прямую таблицу переходов
 - 1.3. Построить обратную структурную таблицу автомата
 - 1.4. Сформировать функции выходов и управления элементами памяти
 - 1.5. Построить функциональную схему автомата
2. Используя программу моделирования электронных схем Multisim, собрать схему автомата и исследовать ее работу в соответствии с заданной преподавателем ГСА.
 - 2.1. Исследовать поведение автомата на построенной модели
 - 2.2. Для всех комбинаций логических условий X проверить правильность переходов по ГСА и формирования автоматом микрокоманд У.
 - 2.3. Исследовать модель автомата Мили на устойчивость (возможность закливания программы моделирования)
 - 2.4. Исследовать модель автомата Мили на адекватность заданной ГСА.
 - 2.5. Результаты исследований, алгоритмы и тексты программ представить в виде отчета.

Контрольные вопросы

1. Какие объекты и функции используются для описания закона функционирования структурного автомата Мили?
2. Какие правила необходимо соблюдать при разметке состояний автомата Мили?
3. Какое различие между структурными автоматами МИЛИ и МУРА?
4. Какие элементы памяти могут использоваться в автоматах, законы их функционирования?

ЛАБОРАТОРНАЯ РАБОТА №8. Исследование автоматов Мили на ПЛМ

Задание к лабораторной работе

1. Спроектировать автомат Мили на ПЛМ по заданной ГСА:
 - 1.1. Разметить состояния автомата по ГСА.
 - 1.2. Построить граф переходов и прямую таблицу переходов
 - 1.3. Построить обратную структурную таблицу автомата
 - 1.4. Сформировать функции выходов и управления элементами памяти
 - 1.5. Построить функциональную схему автомата
2. Используя программу моделирования электронных схем Multisim, собрать схему автомата и исследовать ее работу в соответствии с заданной преподавателем ГСА.
 - 2.1. Исследовать поведение автомата на построенной модели

2.2. Для всех комбинаций логических условий X проверить правильность переходов по ГСА и формирования автоматом микрокоманд У.

2.3. Исследовать модель ЦУА на устойчивость (возможность заикливания программы моделирования)

2.4. Исследовать модель ЦУА на адекватность заданной ГСА.

2.5. Результаты исследований, алгоритмы и тексты программ представить в виде отчета.

Контрольные вопросы

1. Какие объекты и функции используются для описания закона функционирования автомата Мили, реализованного на ПЛМ?

2. Какие правила необходимо соблюдать при разметке состояний автомата Мили?

3. Какое различие между структурными схемами автоматов МИЛИ и МУРА на ПЛМ?

4. Какие элементы памяти могут использоваться в автоматах Мили, законы их функционирования?

ЛАБОРАТОРНАЯ РАБОТА №9. Исследование автоматов Мура на ПЛМ

Задание к лабораторной работе

1. Спроектировать автомат Мура на ПЛМ по заданной ГСА:

1.1. Разметить состояния автомата по ГСА.

1.2. Построить граф переходов и прямую таблицу переходов.

1.3. Построить обратную структурную таблицу автомата.

1.4. Сформировать функции выходов и управления элементами памяти

1.5. Построить функциональную схему автомата

2. Используя программу моделирования электронных схем Multisim, собрать схему автомата и исследовать ее работу в соответствии с заданной преподавателем ГСА.

2.1. Исследовать поведение автомата на построенной модели

2.2. Для всех комбинаций логических условий X проверить правильность переходов по ГСА и формирования автоматом микрокоманд У.

2.3. Исследовать модель ЦУА на устойчивость (возможность заикливания программы моделирования)

2.4. Исследовать модель ЦУА на адекватность заданной ГСА.

2.5. Результаты исследований, алгоритмы и тексты программ представить в виде отчета.

Контрольные вопросы:

1. Какие объекты и функции используются для описания закона функционирования автомата Мура, реализованного на ПЛМ?

2. Какие правила необходимо соблюдать при разметке состояний автомата Мура?

3. Какое различие между структурными схемами автоматов Мили и Мура на ПЛМ?

4. Какие элементы памяти могут использоваться в автоматах Мура на ПЛМ, законы их функционирования?

ЛАБОРАТОРНАЯ РАБОТА №10. Исследование автоматов с программируемой логикой и принудительной адресацией

Задание к лабораторной работе

1. Спроектировать автомат программируемой логикой и принудительной адресацией по заданной ГСА:

1.1. Разработать содержательную микропрограмму работы автомата по ГСА.

1.2. Разработать формат микрокоманды.

1.3. Разработать закодированную микропрограмму работы автомата по ГСА.

1.4. Разработать функциональную схему автомата с программируемой логикой и принудительной адресацией.

2. Используя программу моделирования электронных схем Multisim, собрать схему автомата и исследовать ее работу в соответствии с заданной преподавателем ГСА.

2.1. Исследовать поведение автомата на построенной модели

2.2. Для всех комбинаций логических условий X проверить правильность переходов по ГСА и формирования автоматом микрокоманд У.

2.3. Исследовать модель ЦУА на адекватность заданной ГСА.

2.4. Результаты исследований представить в виде отчета.

Контрольные вопросы

1. Какие объекты и функции используются для описания закона функционирования автомата с программируемой логикой и принудительной адресацией?

2. Какие правила необходимо соблюдать при описании закона функционирования автомата с программируемой логикой и принудительной адресацией?

3. Какое различие между структурными автоматами и автоматами с программируемой логикой?

4. Какие элементы используются в автоматах с программируемой логикой и принудительной адресацией?

ЛАБОРАТОРНАЯ РАБОТА №11. Исследование автоматов с программируемой логикой и естественной адресацией

Задание к лабораторной работе:

1. Разработать содержательную микропрограмму работы автомата по ГСА.

2. Разработать формат микрокоманды

3. Разработать закодированную микропрограмму работы автомата по ГСА.

4. Разработать функциональную схему автомата с программируемой логикой и естественной адресацией

5. Используя программу моделирования электронных схем Multisim, собрать схему разработанного автомата.

Задание на проведения экспериментов

1. Для всех комбинаций логических условий X проверить правильность переходов ЦУА по ГСА.

2. Исследовать модель автомата на адекватность заданной ГСА.

3. Результаты исследований представить в виде отчета.

Контрольные вопросы

1. Какие объекты и функции используются для описания закона функционирования автомата с программируемой логикой и естественной адресацией?

2. Какие правила необходимо соблюдать при описании закона функционирования автомата с программируемой логикой и естественной адресацией?

3. Какое различие между структурными автоматами и автоматами с программируемой логикой?

4. Какие элементы используются в автоматах с программируемой логикой и естественной адресацией?

ЛАБОРАТОРНАЯ РАБОТА №12. Исследование работы АЦП и ЦАП

Задание к лабораторной работе

1. Используя пакет Multisim спроектировать схему, представленную на рисунке;
2. Выполнить анализ изменения выходного напряжения при изменении частоты и амплитуды сигнала;
3. Сопоставить изменение цифрового кода при изменении значения переменного резистора R1.

Контрольные вопросы

1. Поясните области применения АЦП и ЦАП.
2. Пояснить схему АЦП последовательного типа и последовательного типа.
3. Чем определяется погрешность АЦП?
4. С какой целью в схеме используется переменный резистор R1?

ЛАБОРАТОРНАЯ РАБОТА №13. Исследование работы функциональной схемы цифрового компаратора

Задание к лабораторной работе

Используя 4-х разрядный компаратор K555СП1 (74LS85N) спроектировать схему и исследовать работу 8-ми разрядного цифрового компаратора.

Порядок выполнения работы:

Для того, чтобы спроектировать схему 8-ми разрядного цифрового компаратора необходимо использовать два компаратора, которые сравнивают 4-битное число и на их основе спроектировать компаратор, который позволяет сравнивать два 8-битных числа.

Контрольные вопросы

1. Какие основные задачи решаются при построении цифровых компараторов?
2. Для чего в следящих программируемых приводах перемещений применяется цифровой компаратор?
3. Как устроен и работает параллельный компаратор?
4. Как устроен и работает последовательный компаратор?
5. Каким образом результат сравнения, полученный в старших разрядах, определяет использование результатов сравнения в младших разрядах?
6. Какие основные логические соотношения могут определять работу одного разряда цифрового компаратора?

ЛАБОРАТОРНАЯ РАБОТА №14. Построение оперативного запоминающего устройства заданной ёмкости и разрядности

Задание к лабораторной работе

Задание 1. Собрать в среде MS схему исследования ОЗУ НМ-65642/883 согласно рис.

Задание 2. С помощью клавиш J1 и J2 задать адреса ячеек области памяти (в соответствии с номером варианта) для записи и считывания содержимого этих ячеек. Данные индицируются в двоичном коде с помощью светодиодов, а адреса ячеек - с помощью цифровых индикаторов в шестнадцатеричном коде.

Контрольные вопросы:

1. В чем заключается сущность процесса обращения к ячейке памяти?
2. Чем отличается организация режимов «Запись» и «Чтение»?
3. Какова взаимосвязь между разрядностью адреса и количеством хранимых слов в ЗУ?
4. Для чего предназначены входы W, WR, RD, A, CS, D запоминающих устройств?
5. Какие сигналы необходимы для обеспечения записи и считывания информации в микросхеме K155PY1?

ЛАБОРАТОРНАЯ РАБОТА №15. Цифровое управление шаговым двигателем

Задание к лабораторной работе

Разработать схему управления биполярным шаговым двигателем для заданного способа коммутации. Реализовать схему управления на промышленной элементной базе.

Провести исследование в системе схемотехнического моделирования Multisim спроектированной схемы. Сделать соответствующие выводы.

Контрольные вопросы

1. Назовите способы управления фазами шагового двигателя.
2. Каким образом осуществляется регулирование частоты вращения двигателя?
3. Как осуществить смену направления вращения двигателя?
4. Чем определяется величина минимального шага двигателя?
5. Как увеличить число шагов на один оборот шагового двигателя?
6. Чем определяется количество силовых транзисторов для управления двигателем?

Оценка результатов выполнения задания по каждой лабораторной работе производится при защите студентом отчёта по выполненной работе. Результаты защиты оцениваются преподавателем по системе «зачтено – не зачтено». Студент, самостоятельно выполнивший задание и продемонстрировавший знания, получает по лабораторной работе оценку «зачтено».

4 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ДИСЦИПЛИНЕ

4.1. Для промежуточной аттестации по дисциплине проводится зачет (пятый семестр) и экзамен шестой семестр).

Студенты допускаются к зачету, если выполнены лабораторные работы, (получены положительные оценки по результатам их выполнения); имеющие положительную оценку («зачтено») по результатам устного опроса; регулярно посещавшим лекционные занятия.

Студенты допускаются к экзамену, если выполнены и защищены все лабораторные работы; имеющие положительную оценку («зачтено») по результатам устного опроса; регулярно посещавшим лекционные занятия. Экзаменационный билет содержит 3 вопроса.

Экзаменационные вопросы по дисциплине:

1. Основные статические и динамические параметры и характеристики логических элементов и цифровых устройств.
2. Передаточная характеристика и помехоустойчивость логических элементов.
3. Представление переключательных функций, их минимизация.
4. Арифметические основы цифровых устройств. Формы представления чисел в цифровых устройствах. Кодирование отрицательных чисел. Модифицированные коды.
5. Транзисторно-транзисторная логика. Базовый логический элемент ТТЛ.
6. Логические элементы с открытым коллектором и тремя состояниями выхода.
7. Микросхемы ТТЛ с транзисторами Шоттки.
8. Цифровые микросхемы с КМОП – транзисторами.
9. Микросхемы на основе ЭСЛ.
10. Устройства комбинационного типа. Шифраторы. Приоритетные шифраторы.
11. Устройства комбинационного типа. Дешифраторы. Ступенчатые дешифраторы.
12. Устройства комбинационного типа. Мультиплексоры. Дешифраторы-демультиплексоры ТТЛ. Мультиплексоры КМОП.
13. Демультиплексоры. Принципы построения и схемотехническая реализация.
14. Схемы сравнения цифровых кодов. Цифровые компараторы.
15. Сумматоры. Комбинационные двоичные сумматоры. Накапливающий 4-х разрядный двоичный сумматор.
16. Одноразрядный сумматор. Принципы построения многоразрядных сумматоров.
17. АЛУ. Принцип построения.
18. Шинные формирователи.
19. Цифровые последовательностные устройства. SR-защелка на ЛЭ ИЛИ-НЕ, И-НЕ, Синхронные защелки SR-типа.
20. Синхронный D-триггер-защелка. Двухступенчатый D-триггер. D-триггер переключающийся по переднему фронту.
21. Счетные триггеры. Универсальные J-K триггеры.
22. Регистры. Параллельные регистры. Сдвигающие регистры. Реверсивный регистр.

23. Кольцевые регистры-счетчики. Кольцевой регистр сдвига единицы.
24. Асинхронные счетчики с последовательным переносом.
25. Синхронные счетчики. Реверсивные счетчики.
26. Принципы построения счетчика с изменяемым модулем счета (счетчик с предварительной установкой).
27. Делители частоты импульсов. Программируемые делители.
28. Программируемые делители с предварительной установкой.
29. Программируемый делитель с использованием компаратора.
30. Программируемый делитель на кольцевых счетчиках.
31. Способы задания цифровых автоматов.
32. Построение автомата Мура по схеме алгоритма.
33. Синтез автомата Мили. Тактируемые синхронные конечные автоматы.
34. Структура конечного автомата. Простой автомат на двух D-триггерах.
35. Цифровой автомат «суммирование-вычитание». Синхронные автоматы на JK-триггерах.
36. Принципы дискретизации аналоговых сигналов. Погрешности ЦАП и АЦП.
37. Цифро-аналоговые преобразователи (ЦАП). Классификация ЦАП. Параллельные ЦАП с суммированием весовых токов.
38. Классификация АЦП. Параллельные АЦП.
39. АЦП последовательного счета. АЦП последовательного приближения.
40. Интегрирующие АЦП. АЦП многотактного интегрирования.
41. Статическая и динамическая память. Перепрограммируемая память.
42. КМОП ОЗУ. Элемент памяти (ЭП). Принцип его работы.
43. Динамический элемент памяти (ЭП). Принцип его работы.
44. Схемотехническая реализация записи/считывания информации.
45. Структура микропроцессорной системы.
46. Обобщенная структура микропроцессора.

4.2 Экзаменационная оценка определяется совершенством ответов на экзаменационные вопросы, содержащиеся в билете, и дополнительные вопросы, задаваемые экзаменатором.

При промежуточной аттестации учитывают оценки, полученные при тестировании в течение семестра.

Экзаменационная оценка («отлично», «хорошо», «удовлетворительно» или «неудовлетворительно») выставляется в соответствии с критериями, указанными в таблице 5.

Таблица 5 – Система и критерии оценивания экзаменационного тестирования

Система оценок Критерий	2	3	4	5
	0-40%	41-60%	61-80 %	81-100 %
	«неудовлетворительно»	«удовлетворительно»	«хорошо»	«отлично»
	«не зачтено»	«зачтено»		
1 Системность и полнота знаний в отношении изучаемых объектов	Обладает частичными и разрозненными знаниями, которые не может научно-корректно связывать между собой (только некоторые из которых может связывать между собой)	Обладает минимальным набором знаний, необходимым для системного взгляда на изучаемый объект	Обладает набором знаний, достаточным для системного взгляда на изучаемый объект	Обладает полнотой знаний и системным взглядом на изучаемый объект
2 Работа с информацией	Не в состоянии находить необходимую информацию, либо в состоянии находить отдельные фрагменты информации в рамках поставленной задачи	Может найти необходимую информацию в рамках поставленной задачи	Может найти, интерпретировать и систематизировать необходимую информацию в рамках поставленной задачи	Может найти, систематизировать необходимую информацию, а также выявить новые, дополнительные источники информации в рамках поставленной задачи
3. Научное осмысление изучаемого явления, процесса, объекта	Не может делать научно корректных выводов из имеющихся у него сведений, в состоянии проанализировать только некоторые из имеющихся у него сведений	В состоянии осуществлять научно корректный анализ предоставленной информации	В состоянии осуществлять систематический и научно корректный анализ предоставленной информации, вовлекает в исследование новые релевантные задаче данные	В состоянии осуществлять систематический и научно-корректный анализ предоставленной информации, вовлекает в исследование новые релевантные поставленной задаче данные, предлагает новые ракурсы поставленной задачи

Критерий	Система оценок	2	3	4	5
		0-40%	41-60%	61-80 %	81-100 %
		«неудовлетворительно»	«удовлетворительно»	«хорошо»	«отлично»
		«не зачтено»	«зачтено»		
4. Освоение стандартных алгоритмов решения профессиональных задач	В состоянии решать только фрагменты поставленной задачи в соответствии с заданным алгоритмом, не освоил предложенный алгоритм, допускает ошибки	В состоянии решать поставленные задачи в соответствии с заданным алгоритмом	В состоянии решать поставленные задачи в соответствии с заданным алгоритмом, понимает основы предложенного алгоритма	Не только владеет алгоритмом и понимает его основы, но и предлагает новые решения в рамках поставленной задачи	

5 СВЕДЕНИЯ О ФОНДЕ ОЦЕНОЧНЫХ СРЕДСТВ И ЕГО СОГЛАСОВАНИИ

Фонд оценочных средств для аттестации по дисциплине «Схемотехника» представляет собой компонент основной профессиональной образовательной программы бакалавриата по направлению подготовки 09.03.01 Информатика и вычислительная техника, профиль «Автоматизированные системы обработки информации и управления».

Фонд оценочных средств рассмотрен и одобрен на заседании кафедры систем управления и вычислительной техники 25.04.2022 г. (протокол № 5).

Заведующий кафедрой



В.А. Петрикин