



Федеральное агентство по рыболовству
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Калининградский государственный технический университет»
(ФГБОУ ВО «КГТУ»)

УТВЕРЖДАЮ
Начальник УРОПСИ

Фонд оценочных средств
(приложение к рабочей программе модуля)
«ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ, СИСТЕМЫ И СЕТИ»

основной профессиональной образовательной программы бакалавриата
по направлению подготовки

15.03.04 АВТОМАТИЗАЦИЯ ТЕХНОЛОГИЧЕСКИХ ПРОЦЕССОВ И ПРОИЗВОДСТВ

ИНСТИТУТ
РАЗРАБОТЧИК

Цифровых технологий
Кафедра цифровых систем и автоматики

1 РЕЗУЛЬТАТЫ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Таблица 1 – Планируемые результаты обучения по дисциплине, соотнесенные с установленными индикаторами достижения компетенций

Код и наименование компетенции	Индикаторы достижения компетенции	Дисциплина	Результаты обучения (владения, умения и знания), соотнесенные с компетенциями/индикаторами достижения компетенции
ОПК-4: Способен понимать принципы работы современных информационных технологий и использовать их для решения задач профессиональной деятельности.	ОПК-4.4: Понимает и использует компьютерную технику для решения задач профессиональной деятельности.	Вычислительные машины, системы и сети	<p><u>Знать:</u></p> <ul style="list-style-type: none">- основы построения и архитектуры ЭВМ;- принципы построения, параметры и характеристики цифровых и аналоговых элементов ЭВМ;- современные средства взаимодействия с ЭВМ. <p><u>Уметь:</u></p> <ul style="list-style-type: none">- выбирать, комплексовать и эксплуатировать программно-аппаратные средства в создаваемых вычислительных и информационных системах и сетевых структурах;- устанавливать и использовать программно-аппаратные средства вычислительных и информационных систем. <p><u>Владеть:</u> методами выбора элементной базы для построения различных архитектур вычислительных средств.</p>

2 ПЕРЕЧЕНЬ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ПОЭТАПНОГО ФОРМИРОВАНИЯ РЕЗУЛЬТАТОВ ОСВОЕНИЯ ДИСЦИПЛИНЫ (ТЕКУЩИЙ КОНТРОЛЬ) И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

2.1 Для оценки результатов освоения дисциплины используются:

- оценочные средства текущего контроля успеваемости;
- оценочные средства для промежуточной аттестации по дисциплине.

2.2 К оценочным средствам текущего контроля успеваемости относятся:

- задания и контрольные вопросы по лабораторным работам;

- тестовые задания по дисциплине;
- задания по контрольным работам (для заочного отделения).

2.3 К оценочным средствам для промежуточной аттестации по дисциплине, проводимой в форме экзамена, относятся:

- экзаменационные вопросы.

3 ОЦЕНОЧНЫЕ СРЕДСТВА ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ

3.1 Задания и контрольные вопросы по лабораторным работам

Задание:

Изучить основные характеристики интегральных микросхем транзисторно-транзисторной логики, получить навыки проектирования и синтеза простейших комбинационных схем.

1. Экспериментальным путём получить таблицы истинности для следующих элементов: 2-И-НЕ, 3-И-НЕ, 4-И-НЕ, 2И-2ИЛИ-НЕ.

2. В отчёте для каждого элемента должно быть приведено его название, математическое представление реализуемой функции, графическое обозначение и таблица истинности.

3. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию элемента "НЕ". Привести 2 различные схемы, их математические модели и графическое изображение.

4. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию элемента "ИЛИ". Привести математическое описание работы схемы и её графическое изображение.

5. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию элемента "И". Привести математическое описание работы схемы и её графическое изображение.

6. Построить на основе элементов "2-И-НЕ" схему, реализующую функцию, указанную преподавателем.

7. Определить свой вариант переключательной функции. Для этого необходимо номер варианта перевести в двоичную систему счисления и записать шесть его младших разрядов в виде слова $\alpha_6 \alpha_5 \alpha_4 \alpha_3 \alpha_2 \alpha_1$. Определив значение α_i , записать их в таблицу. Например, если номер варианта 19 (010011), то $\alpha_6=0, \alpha_5=1, \alpha_4=0, \alpha_3=0, \alpha_2=1, \alpha_1=1$. Для заданной функции и ее отрицания найти МДНФ. Представить функцию в форме И-НЕ. Построить указанную схему, учитывая, что на входы могут подаваться с помощью тумблеров прямые и инверсные значения переменных.

Контрольные вопросы:

1. Приведите схемы логических элементов (серии, комплексы), основные параметры логических элементов, значения основных параметров для логических элементов серии 155.
2. Подключение неиспользуемых входов элементов, работоспособность элемента с "висящими в воздухе" выводами.
3. Базовый элемент 155-й серии, реализация элемента "НЕ", "ИЛИ" многовходовых "И" и "ИЛИ", "ИСКЛЮЧАЮЩЕЕ ИЛИ".
4. Комбинационная схема, закон функционирования, способы его задания.
5. Управляемый инвертор.
6. Схемы с "открытым коллектором", "монтажное ИЛИ", возможность соединения логических элементов, минимальные и максимальные величины нагрузочных резисторов для элементов с открытым коллектором.
7. Система обозначения интегральных микросхем.

Задание:

Изучение принципов построения дешифраторов для управления индикацией; синтез преобразователей кодов.

1. Построить и собрать на лабораторном стенде схему двоично-десятичного дешифратора.
2. Заполнить перекодирующую таблицу 8421-XXXX, где XXXX-код.
3. Синтезировать преобразователь кодов из элементов, имеющихся на стенде.
4. Заполнить перекодирующую таблицу 8421-сегментный код.

Контрольные вопросы:

1. Шифратор: назначение, принципы построения.
2. Дешифратор "один из N": назначение, принципы построения, работа микросхем К155 ИД1, К155 ИД3, К155 ИД4.
3. Семисегментный код, представление информации на семисегментных индикаторах.
4. Семисегментный дешифратор К155 ИД1, работа схемы.
5. Преобразователи кода на основе запоминающих устройств (ПЗУ).
6. Условные графические обозначения дешифраторов (УГО). Примеры схемных решений.

Задание:

Изучение принципов построения интегральных триггеров; приобретение навыка синтеза триггеров, регистров и сдвигающих регистров.

1. Изучить и собрать асинхронный RS-триггер на элементах «2-И-НЕ».

2. Преобразовать собранный триггер в синхронизируемый.
3. Построить двухтактный RS-триггер на элементах «2-И-НЕ».
4. Ознакомиться с универсальным JK-триггером 155ТВ1. На его основе получить RS-, D-, T-триггеры.
5. Ознакомиться с другими триггерами 155-й серии, в частности ТМ2, ТМ5, ТМ7, ТМ8.
6. Построить схему, реализующую межрегистровую передачу двоичных чисел в единичном коде.
7. Построить схему, реализующую межрегистровую передачу двоичных чисел в парафазном коде.
8. Построить схему сдвигающего регистра.
9. Оформить отчёт, который должен содержать схемы всех рассмотренных триггеров, их условные графические обозначения и соответствующие таблицы переходов, а также УГО микросхем 155 ТВ1, ТМ2, ТМ5, ТМ7, ТМ8.

Контрольные вопросы:

1. Взаимозаменяемы ли триггеры с динамическими синхростопами и фиксаторы?
2. Каким образом следует включать фиксаторы ТМ7, чтобы они по своим возможностям полностью соответствовали двухступенчатым триггерам ТМ8?
3. Что необходимо предпринять, чтобы триггер, срабатывающий по переднему фронту синхросигнала, стал срабатывать по его спаду?
4. Чем определяется быстродействие триггера?
5. Опишите работу триггеров К155ТВ1, ТМ2, ТМ7, ТМ8.
6. Опишите работу сдвигающего регистра К155 ИР1.

Задание:

Изучение принципов построения мультиплексоров и сумматоров; синтез блоков операционных устройств.

1. Собрать мультиплексор с четырьмя информационными входами.
2. Составить булевы функции для описания одноразрядного полного сумматора согласно заданию преподавателя.
3. Собрать 2-х разрядный комбинационный сумматор.
4. Собрать 2-х разрядный сумматор накапливающего типа.

Контрольные вопросы:

1. Назначение, принципы построения мультиплексора.
2. Реализация логических функций на основе мультиплексоров.

3. Поясните структуры и принцип работы микросхем 155КР1, КР2, КР5, КРУ.
4. Поясните понятие каскадирование мультиплексоров.
5. Назначение, принципы построения сумматора.
6. Булевы функции, описывающие работу одноразрядного полного сумматора.
7. Полные и неполные сумматоры.
8. Параллельные и последовательные сумматоры.
9. Последовательный, параллельный и групповой переносы.
10. Быстродействие многоразрядных сумматоров.
11. Работа микросхем 155ИМ1, ИМ2, ИМ3.

Задание:

Изучение принципов построения счётчиков; приобретение навыков синтеза цифровых автоматов.

В соответствии с полученным вариантом синтезировать двоично-десятичный счётчик. В работе представить:

- матрицу переходов JK-триггера,
- таблицу переходов и функций возбуждения счётчика,
- эталонную диаграмму Вейча,
- диаграммы Вейча для функций возбуждения JK-триггера,
- минимизированные при помощи диаграмм Вейча функции возбуждения JK-триггеров (все конъюнкции из получившихся выражений необходимо исключить),
- принципиальную схему синтезированного счётчика.

Контрольные вопросы:

1. Поясните структуру и принцип работы счётчика.
2. Двоично-десятичный счётчик.
3. Синхронные и асинхронные счётчики.
4. Двухступенчатые триггеры с динамическим управлением записью: различия в работе, возможности при построении синхронных и асинхронных счётчиков.
5. Последовательные соединения счётчиков, модуль полученного каскада.
6. Быстродействие счётчиков.
7. Порядок проектирования синхронного счётчика.
8. Как получена диаграмма Вейча?
9. Сохраняется ли состояние счётчика при отключении питания
10. Временная диаграмма работы счётчика.

Задание:

Изучение принципов построения управляющих автоматов с "жёсткой" логикой, приобретение навыков синтеза и анализа их работы.

1. Разработать микропрограмму автомата в соответствии с вариантом задания, указанным преподавателем.
2. От микропрограммы перейти к графу интерпретирующего автомата Мили.
3. По графу микропрограммы синтезировать схему технической реализации.
4. Проверить правильность функционирования автомата.

Контрольные вопросы:

1. Чем определяется конечный автомат?
2. Что представляет собой автомат с "жёсткой" логикой?
3. Как перейти от микропрограммы к графу, интерпретирующему автомат Мили?
4. В чём различие автомата Мили и Мура?
5. Объясните работу схемы технической реализации автомата Мили.

3.2. Оценка результатов выполнения задания по каждой лабораторной работе производится при защите студентом отчёта по выполненной работе. Результаты защиты оцениваются преподавателем по системе «зачтено – не зачтено». Студент, самостоятельно выполнивший задание и продемонстрировавший знания, получает по лабораторной работе оценку «зачтено».

3.3 Тестовые задания

Целью тестирования является закрепление, углубление и систематизация знаний студентов, полученных на занятиях и в процессе самостоятельной работы; проведение тестирования позволяет ускорить контроль за усвоением знаний и объективизировать процедуру оценки знаний студента. Проверка остаточных знаний по пройденным темам проводится не менее 3-х раз в течение семестра. В конце семестра для каждого студента определяется суммарное число правильных ответов:

- правильных ответов менее 60% - неудовлетворительно;
- правильных ответов 60% -75 % - удовлетворительно;
- правильных ответов 75% -85 % - хорошо;
- правильных ответов больше 85 % - отлично.

Если при проверке остаточных знаний по тестам процент правильных ответов оказался выше 85 % студенту в экзаменационной ведомости выставляется оценка «отлично». Ключи с правильными ответами к тестовым заданиям приведены в Приложении 1.

3.4. Задания для контрольных работ (для заочного отделения)

На основе задания, выбранного из таблиц переходов и выходов в соответствии с указанным преподавателем вариантом:

1. Построить блок-схему алгоритма микропрограммного автомата. Заданы: номер блока – в соответствии с состоянием A , и операция – в соответствии со значением выходного сигнала.
2. Построить граф автомата Мура, представить состояния автомата вершинами, переходы – дугами.
3. Выполнить двоичное кодирование внутренних состояний автомата. Разметить вершины в соответствии с выполненным кодированием.
4. Построить и минимизировать выражения для вычисления сигналов управления триггерами и выходных сигналов как функции от входных сигналов и состояния автомата.
5. Построить принципиальную электрическую схему автомата в базисе триггеров заданного типа и логических элементов И-НЕ.
6. Смоделировать работу автомата.

3.5. Критерии оценивания контрольных работ

Система оценивания и критерии оценки контрольной работы приведены в таблице 2.

Таблица 2 Система оценивания и критерии оценки контрольной работы

Критерий	Система оценок			
	2	3	4	5
	«неудовлетворительно»	«удовлетворительно»	«хорошо»	«отлично»
	«не зачтено»	«зачтено»		
1 Работа с информацией	Не в состоянии находить необходимую информацию, либо в состоянии находить отдельные фрагменты информации в рамках поставленной задачи	Может найти необходимую информацию в рамках поставленной задачи	Может найти, интерпретировать и систематизировать необходимую информацию в рамках поставленной задачи	Может найти, систематизировать необходимую информацию, а также выявить новые, дополнительные источники информации в рамках поставленной задачи
2 Научное осмысление изучаемого явления, процесса, объекта	Не может делать научно корректных выводов из имеющихся у него сведений, в состоянии проанализировать только некоторые из имеющихся у	В состоянии осуществлять научно корректный анализ предоставленной информации	В состоянии осуществлять систематический и научно корректный анализ предоставленной информации, вовлекает в исследование новые релевантные задаче	В состоянии осуществлять систематический и научно корректный анализ предоставленной информации,

Критерий	Система оценок			
	2	3	4	5
	«неудовлетворительно»	«удовлетворительно»	«хорошо»	«отлично»
	«не зачтено»	«зачтено»		
	него сведений		данные	вовлекает в исследование новые релевантные поставленной задаче данные, предлагает новые ракурсы поставленной задачи
3 Освоение стандартных алгоритмов решения профессиональных задач	В состоянии решать только фрагменты поставленной задачи в соответствии с заданным алгоритмом, не освоил предложенный алгоритм, допускает ошибки	В состоянии решать поставленные задачи в соответствии с заданным алгоритмом	В состоянии решать поставленные задачи в соответствии с заданным алгоритмом, понимает основы предложенного алгоритма	Не только владеет алгоритмом и понимает его основы, но и предлагает новые решения в рамках поставленной задачи

4 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ДИСЦИПЛИНЕ

4.1 Для промежуточной аттестации по дисциплине проводится зачет (третий семестр) и экзамен (четвертый семестр). Студенты допускаются к экзамену, если выполнены и защищены все лабораторные работы, а также выполнены контрольные работы (для студентов заочного отделения).

Экзаменационный билет содержит 3 вопроса. Экзаменационные вопросы по дисциплине:

1. Назначение и структура процессора.
2. Характеристика основных блоков процессора.
3. Арифметико – логические устройства (АЛУ).
4. Языки формализованного описания вычислительных устройств.
5. Алгоритмы выполнения логических операций в АЛУ.
6. Алгоритмы выполнения арифметических операций с фиксированной запятой в АЛУ.
7. Методы выполнения операций умножения.
8. Методы ускорения умножения.
9. Алгоритмы выполнения операции деления.
10. Методы ускорения операции деления.

11. Структура операционной части для выполнения операций над числами с фиксированной запятой.
12. Особенности взаимодействия узлов и блоков АЛУ при выполнении арифметических операций с плавающей запятой.
13. Общая структура АЛУ современных ЭВМ.
14. Центральное устройство управления (ЦУУ). Классификация, основные функции.
15. Типовая структурная схема ЦУУ ЭВМ.
16. Понятия операции, такта, микрооперации.
17. Организация естественного порядка выборки команд.
18. Выполнение команд условного и безусловного переходов.
19. Выборка операндов при непосредственной и косвенной адресации.
20. Форматы команд ЕС ЭВМ и СМ ЭВМ.
21. Общее представление о ЦУУ процессора как управляющем автомате.
22. Устройство управления процессором схемно – логического типа (жесткая логика).
23. Типовые схемные решения основных блоков УУ синхронного и асинхронного типов.
24. Способы формирования сигналов управления микрооперациями.
25. Микропрограммный принцип построения УУ.
26. Структура микропрограммного УУ.
27. Горизонтальное микропрограммирование.
28. Вертикальное микропрограммирование.
29. Средства мультипрограммной работы процессора.
30. Принципы организации прерываний.
31. Слово состояние процессора.
32. Языки формализованного описания вычислительных устройств.
33. Алгоритмы выполнения логических операций в АЛУ. Схемные решения.
34. Алгоритмы выполнения арифметических операций с фиксированной запятой в АЛУ.
(на примере операции сложения - вычитания).
35. Методы выполнения операции умножения.
36. Методы ускорения операции умножения.
37. Алгоритмы выполнения операции деления.
38. Методы ускорения операции деления

39. Структура операционной части для выполнения операций над числами с фиксированной запятой.

40. Особенности взаимодействия узлов и блоков АЛУ при выполнении арифметических операций с плавающей запятой.

41. Общая структура АЛУ современных ЭВМ.

42. Центральное устройство управления (ЦУУ). Классификация, основные функции.

43. Типовая структурная схема ЦУУ ЭВМ.

44. Понятие операции, такта, микрооперации.

45. Выполнение команд условного и безусловного переходов.

46. Общее представление о ЦПУ как управляющем автомате.

47. Устройство управления процессором схемно – логического типа (жесткая логика).

48. Типовые схемные решения основных блоков УУ синхронного и асинхронного типов.

49. Микропрограммный принцип построения УУ.

50. Структура микропрограммных автоматов Мили.

51. Структура микропрограммных автоматов Мура.

52. Микропрограммные автоматы с унитарным кодированием состояний.

53. Устройства управления, построенные на принципе распределения сигналов.

54. Выбор способа построения устройства управления.

55. Горизонтальное микропрограммирование.

56. Вертикальное микропрограммирование.

4.2 Экзаменационная оценка определяется совершенством ответов на экзаменационные вопросы, содержащиеся в билете, и дополнительные вопросы, задаваемые экзаменатором.

При промежуточной аттестации учитывают оценки, полученные при тестировании в течение семестра.

Экзаменационная оценка («отлично», «хорошо», «удовлетворительно» или «неудовлетворительно») выставляется в соответствии с критериями, указанными в следующей таблице.

Таблица 3 – Система и критерии оценивания экзаменационного тестирования

Система оценок Критерий	2	3	4	5
	0-40%	41-60%	61-80 %	81-100 %
	«неудовлетворительно»	«удовлетворительно»	«хорошо»	«отлично»
	«не зачтено»	«зачтено»		
1 Системность и полнота знаний в отношении изуча-	Обладает частичными и разрозненными знания-	Обладает минимальным набором знаний, не-	Обладает набором знаний, достаточным для	Обладает полнотой знаний и системным взглядом на

Система оценок Критерий	2	3	4	5
	0-40%	41-60%	61-80 %	81-100 %
	«неудовлетворительно»	«удовлетворительно»	«хорошо»	«отлично»
	«не зачтено»	«зачтено»		
емы объектов	ми, которые не может научно-корректно связывать между собой (только некоторые из которых может связывать между собой)	обходимым для системного взгляда на изучаемый объект	системного взгляда на изучаемый объект	изучаемый объект
2 Работа с информацией	Не в состоянии находить необходимую информацию, либо в состоянии находить отдельные фрагменты информации в рамках поставленной задачи	Может найти необходимую информацию в рамках поставленной задачи	Может найти, интерпретировать и систематизировать необходимую информацию в рамках поставленной задачи	Может найти, систематизировать необходимую информацию, а также выявить новые, дополнительные источники информации в рамках поставленной задачи
3. Научное осмысление изучаемого явления, процесса, объекта	Не может делать научно корректных выводов из имеющихся у него сведений, в состоянии проанализировать только некоторые из имеющихся у него сведений	В состоянии осуществлять научно корректный анализ предоставленной информации	В состоянии осуществлять систематический и научно корректный анализ предоставленной информации, вовлекает в исследование новые релевантные задачи данные	В состоянии осуществлять систематический и научно корректный анализ предоставленной информации, вовлекает в исследование новые релевантные поставленной задаче данные, предлагает новые ракурсы поставленной задачи
4. Освоение стандартных алгоритмов решения профессиональных задач	В состоянии решать только фрагменты поставленной задачи в соответствии с заданным алгоритмом, не освоил предложенный алгоритм, допускает ошибки	В состоянии решать поставленные задачи в соответствии с заданным алгоритмом	В состоянии решать поставленные задачи в соответствии с заданным алгоритмом, понимает основы предложенного алгоритма	Не только владеет алгоритмом и понимает его основы, но и предлагает новые решения в рамках поставленной задачи

5 СВЕДЕНИЯ О ФОНДЕ ОЦЕНОЧНЫХ СРЕДСТВ И ЕГО СОГЛАСОВАНИИ

Фонд оценочных средств для аттестации по дисциплине «Вычислительные машины, системы и сети» представляет собой компонент основной профессиональной образовательной программы бакалавриата по направлениям подготовки 15.03.04 Автоматизация технологических процессов и производств.

Фонд оценочных средств рассмотрен и одобрен на заседании кафедры цифровых систем и автоматики (протокол №2 от 28.09.2022 г.)

Заведующий кафедрой



В.И. Устич

ТЕСТОВЫЕ ЗАДАНИЯ ПО ДИСЦИПЛИНЕ

Вариант 1

1. Производительность кластерной системы определяется...
1. способом соединения процессоров друг с другом
2. типом используемых в ней процессоров
3. используемой операционной системой

2. Эффективность применения информационно-вычислительной сети определяется ...
1. возможностью автоматизировать управление объектами
2. концентрацией больших объемов данных
3. обеспечением надежного и быстрого доступа пользователей к вычислительным и информационным ресурсам
4. концентрацией программных и аппаратных средств

3. Международная организация по стандартизации ISO подготовила проект эталонной модели взаимодействия открытых информационных сетей. Она была принята в качестве международного стандарта и имеет...
1. 8 уровней
2. 7 уровней
3. 6 уровней
4. 5 уровней
5. 4 уровня

4. Побитная инверсия машинного слова...
1. NOT
2. INV
3. COM

5. Вычислительные системы с данной архитектурой наиболее дешевы...
1. Кластерные системы;
2. Параллельная архитектура с векторным процессором
3. Массивно-параллельная архитектура

6. Производительность кластерной системы определяет...
1. Способ соединения процессоров друг с другом
2. Тип используемых в ней процессоров
3. Операционная система

7. Из приведенных моделей организации памяти не существует...
1. Сегментированная модель памяти реального режима
2. Сегментированная модель памяти защищённого режима
3. Сплошная модель памяти защищённого режима
4. Сплошная модель памяти реального режима

8. Процессор сразу после включения компьютера находится в режиме...
--

1. эмуляции MS-DOS
2. реальном
3. защищенном
4. ни один из вариантов, т.к. режим работы задается операционной системой

9. Прямая передача данных между ячейками памяти возможна только с использованием...
1. BIOS
2. аналогового преобразователя
3. вспомогательного регистра-посредника

10. Более компактный код имеет способ адресации.
1. Регистровый
2. Регистровый относительный
3. Непосредственный
4. Прямой

11. Для формализованного представления устройств ВМ удобно использовать алгебраическую модель дискретного преобразователя, состоящего из...
1. Операционного и комбинационного автоматов
2. Операционного и управляющего автоматов
3. Комбинационного и управляющего автоматов
4. Комбинационного и управляемого автоматов

12. Для описания, проектирования и организации управления в ВС используется....
1. Комбинационный подход
2. Последовательный подход
3. Иерархический подход
4. Сетевой подход

13. Важной особенностью базирования (относительной адресации) является то, что при изменении базовых адресов блоков их содержимое...
1. не меняется и блоки можно свободно перемещать в пределах всего адресного пространства памяти
2. изменяется и блоки можно свободно перемещать в пределах заданной области адресного пространства памяти
3. не меняется и блоки не возможно изменить, они фиксируются в пределах адресного пространства памяти
4. изменяется, но перемещение блоков при этом блокируется в пределах всего адресного пространства памяти

14. Базирование (относительная адресация) широко применяется для адресации памяти, представленной в виде блоков ...
1. только фиксированного размера
2. фиксированного или произвольного размера
3. только произвольного размера

4. представляющих собой только сегментированную память
15. CISC процессоры обеспечивают достижение максимальных показателей производительности, используя...
1. уменьшение числа команд в программе
2. уменьшение среднего времени выполнения команды (числа тактов)
3. сокращение списка команд и использовании освобождающихся при этом ресурсов кристалла МП для организации более быстрого исполнения оставшихся команд
16. В процессорах RISC архитектуры...
1. используются сложные адресные вычисления и множественные ссылки
2. арифметические и логические команды являются двухадресными
3. не используются сложные адресные вычисления и множественные ссылки
4. все вычислительные операции выполняются над данными, находящимися в любом месте адресного пространства памяти, только не в РОН.
17. К типовыми этапами выполнения команд, использующихся при конвейерной обработки не относится ...
1. выборка команды IF (Instruction Fetch);
2. дешифрирование команды ID (Instruction Decode);
3. чтение операндов RD (Read Memory);
4. исполнение заданной в команде операции EX (Execute);
5. занесение операндов в стек SP (Stack Pointer)
18. При прямом доступе к памяти:
1. для доступа к нужному элементу (слову или байту) необходимо прочитать все предшествующие ему данные
2. обращение осуществляется как адресный доступ к началу записи, с последующим последовательным доступом к определенной единице информации внутри записи
3. обращение к любой ячейке занимает одно и то же время и может производиться в произвольной очередности
4. выполняется поиск ячеек, содержащих такую информацию, в которой значение отдельных битов совпадает с состоянием одноименных битов в заданном образце
19. Наиболее типичным для CISC-архитектуры является:
1. упрощение способов указания адресов операндов
2. сокращение числа форматов команд
3. наличие в процессоре сравнительно небольшого числа регистров общего назначения
4. отделение операций обработки данных от операций обращения к памяти
20. Стековая архитектура системы команд предполагает:
1. использование вызова по запросу
2. применение принципа «первым вошел, первым вышел» (FIFO, First In First Out)

3. применение принципа «последним вошел, первым вышел» (LIFO, Last In First Out)
4. использование регистров общего назначения для хранения команд и операндов

21. Ввод данных в стек осуществляется командой:
1. push
2. pop
3. move
4. stake
5. любой из перечисленных команд

22. Типы команды, которые способны изменить последовательность вычислений...
1. команды управления периферийным устройством (ПУ), проверки его состояния, ввода и вывода
2. безусловные переходы, условные переходы (ветвления), вызовы процедур и возвраты из процедур
3. команды для работы со строками и команды преобразования
4. SIMD – команды

23. Для того чтобы команда стала «видимой» для процессора, она должна находиться в...
1. аккумуляторе
2. счетчике команд
3. регистре адреса памяти
4. регистре команд

24. Цикл машинной команды в фон-неймановской ЭВМ начинается с операции...
1. выборка команды
2. формирование адреса следующей команды
3. декодирование команды
4. вычисление адресов операндов

25. Регистр STACK POINTER...
1. содержит указатель на вершину стека в текущем сегменте стека
2. содержит размер стека
3. используется для организации произвольного доступа к данным внутри стека
4. хранит промежуточные данные

26. Конвейеризация способствует повышению
1. производительности вычислений
2. скорости вычислений
3. точности вычислений
4. экономичности вычислений

27. При обнаружении потенциально возможного конфликта команд компи-
--

лятор вставляет в исполняемый код программы ...
1. «пустую операцию»
2. операцию сложения
3. операцию условного перехода
4. операцию безусловного перехода

28. Суперконвейерные процессоры предполагают...
1. укрупнение вычислительных операций
2. разбиение каждой ступени конвейера на n «подступеней» при одновременном повышении тактовой частоты внутри конвейера также в n раз
3. использование коротких (до 6 стадий) конвейеров

29. Переименование регистров устраняет зависимости...
1. по данным
2. по устройствам
3. по памяти
4. по периферийному оборудованию

30. Численные алгоритмы вычисления значений тригонометрических функций и логарифмов поддерживает устройство ВМ...
1. процессор
2. сопроцессор
3. память
4. такая поддержка не предусмотрена

Вариант 2

1. Точность, с которой сопроцессор способен выполнять арифметические операции над целыми десятичными числами, определяется....
1. 18 разрядами
2. 32 разрядами
3. 80 разрядами
4. 64 разрядами

2. Наиболее быстрый вид памяти ВМ относится к...
1. кэш памяти
2. оперативной памяти
3. регистрам процессора
4. дисковой памяти

3. Минимальной единицей адресации оперативной памяти является...
1. байт
2. банк памяти
3. блок памяти
4. модуль памяти

4. Разрядность микросхемы памяти определяется количеством...
1. линий ввода/вывода

2. запоминающих элементов
3. блоков памяти
4. банков памяти

5. Роль запоминающего элемента в статическом ОЗУ играет...
1. генератор
2. операционный усилитель
3. емкость (конденсатор)
4. триггер

6. Стековая память работает по принципу...
1. первым пришел первым ушел (FIFO)
2. последним пришел первым ушел (LIFO)
3. произвольный доступ
4. доступ по принципу «карусели» (RR)

7. Вид памяти ВМ, который предполагает копирование в буферную память тех участков, к которым производится обращение со стороны процессора, представляет собой...
1. кэш-память
2. дисковая память
3. оперативная память
4. flash-память

8. Аппаратные прерывания обеспечивают реакцию процессора на события, происходящие...
1. независимо от исполняемого программного кода
2. синхронно по отношению к исполняемому программному коду
3. асинхронно по отношению к исполняемому программному коду

9. Для вызовов сервисов BIOS и OS используются прерывания.
1. программные
2. маскируемые
3. немаскируемые
4. используются все перечисленные

10. Способ, который используется для подключения системы ввода-вывода к ядру процессора и позволяет расширить набор команд для обращения к устройствам ввода-вывода, относится к...
1. с отдельными шинами памяти и ввода-вывода
2. с совместно используемыми линиями адреса и данных
3. общее подключение к процессору и памяти
4. прямой доступ к памяти

11. Интерфейс, по которому организуется взаимодействие модулей ввода-вывода и внешних устройств, называют
1. внешним
2. внутренним

3. малым
4. большим

12. Процессор при организации прямого доступа к памяти обеспечивает...
1. подключение и отключение внешнего устройства к контроллеру прямого доступа к памяти
2. получение и непрерывный контроль информации от внешнего устройства
3. непрерывный контроль состояния внешнего устройства
4. распределение памяти для обмена данными с внешним устройством

13. Поточковые ВМ фон-неймановские архитектуры относятся к классу...
1. SISD
2. MISD
3. SIMD
4. MIMD

14. Вычислительные системы, в которых процессоры совместно использовали основную память и работали в едином виртуальном и физическом адресном пространстве, характерно использование для...
1. симметричных мультипроцессорных систем
2. систолических структур
3. потоковых ВМ по запросу
4. транспьютеров

15. Вычислительный кластер - это...
1. вычислительная система с несколькими процессорами, работающими параллельно и независимо друг от друга
2. совокупность независимых вычислительных систем, объединенных сетью
3. вычислительная система с большим количеством независимых банков памяти
4. вычислительная система, работающая по принципу машины фон-неймана

16. В гиперпоточковых ВМ выполнение команд...
1. идет параллельно, по этапам и на нескольких конвейерах сразу
2. идет параллельно на нескольких процессорах сразу
3. идет в соответствии с принципами машины фон-неймана
4. осуществляется в зависимости от свободного вычислительного элемента

17. Обратная связь между центральной частью устройствами ввода/вывода осуществляется с помощью таблицы:
1. прерываний
2. оборудования
3. описания виртуальных логических устройств
4. описания параметров и режимов работы оборудования

18. Обработка прерывания от выполнения подпрограммы отличается тем, что...
1. при вызове обработчика прерывания адрес возврата в основную программу определяют аппаратные средства микропроцессора, а при обращении к под-

программе адрес возврата указывает программист
2. вызов обработчика прерывания связан с необходимостью реакции системы на особую ситуацию, сложившуюся при выполнении программы, или на сигнал от внешнего устройства, а вызов подпрограммы запланирован программистом в программе
3. вызов обработчика прерывания данного типа может быть осуществлен не более одного раза за время выполнения одной программы, а вызов подпрограммы может осуществляться многократно

19. В оперативной памяти располагается программное обеспечение, к которому относится...
1. операционная система
2. прикладные программы пользователей
3. ядро операционной системы

20. Для логической организации памяти в ЭВМ используется... принцип.
1. сегментный
2. страничный
3. сегментно-страничный
4. линейный

21. Интерфейс вычислительной машины не включает в себя...
1. схемы согласования уровней сигналов
2. алгоритмы передачи сигналов
3. правила интерпретации сигналов устройствами
4. режимы адресации

22. Представьте следующую команду в машинном виде минимальной длины (при ответе на этот вопрос можно пользоваться таблицами кодирования команд и режимов адресации): ADD CL, 12h
1. 82C112h
2. 80C112h
3. 83E512h

23. Определить смещение, которое должно быть указано в команде короткого внутрисегментного перехода, расположенной по адресу (IP)=243Ch и осуществляющей переход на команду по адресу 24C3h.
1. 85h
2. 87h
3. 84h
4. переход по указанному адресу невозможен

24. Арифметические команды формата "память-регистр" выполняются дольше, чем команды формата "регистр-память" при одинаковом режиме адресации памяти, так как...
1. больше времени требуется на считывание операндов
2. команда имеет большую длину, поэтому больше времени требуется на ее считывание

3. запись результата в память требует больше времени, чем запись результата в регистр

25. Состояние входов, которое является запрещенным для запоминающей ячейки, реализованной на элементах "И-НЕ", определяется как...

1. $S=0, R=0$

2. $S=0, R=1$

3. $S=1, R=0$

4. $S=1, R=1$

26. Запись результата операции по адресу приемника результата происходит на этапе.

1. на 2-м

2. на 3-м

3. на 4-м

4. на 5-м

27. Соотношение между последовательностями состояний процесса является верным, если...

1. готовность всегда предшествует активному состоянию

2. ожидание всегда предшествует окончанию

3. активное состояние всегда предшествует окончанию

28. Основной недостаток метода граничных регистров заключается...

1. в большой избыточности при кодировании информации

2. метод поддерживает работу лишь с областями памяти фиксированной длины

3. метод поддерживает работу лишь с непрерывными областями памяти

29. Совокупность микрокоманд, предназначенная для выполнения некоторой функционально законченной последовательности действий называется...

1. микропрограмма

2. микрооперация

3. управляющие сигналы

30. Механизм снупинга позволяет получать доступ...

1. альтернативному владельцу магистрали к содержимому внутрикристалльного кэша инструкций

2. к устройству управления памятью инструкций

3. альтернативному владельцу магистрали к содержимому внутрикристалльного кэша данных

4. альтернативному владельцу магистрали к устройству управления памятью данных

Вариант 3

1. Между подачей слагаемых на вход комбинационного сумматора и получением результата на его выходе в случае суммирования чисел, заданных

в обратном коде, по сравнению с суммированием модулей чисел максимальное время...
2. уменьшится
3. увеличится
4. не изменится
5. будет обеспечен доступ альтернативному владельцу магистрали к устройству управления памятью данных

2. В арифметико-логическое устройство управляющие сигналы поступают...
1. из устройства управления
2. вырабатываются в самом АЛУ
3. из запоминающего устройства вместе с командой

3. Регистр множителя RGY в АЛУ, выполняющий операцию умножения чисел, заданных в прямом коде, с младших разрядов множителя обеспечивает...
1. сдвиг в сторону старших разрядов
2. сдвиг в сторону младших разрядов
3. сброс в "0"

4. В арифметико-логическом устройстве при выполнении умножения чисел, заданных в дополнительном коде, с младших разрядов множителя осуществляется переход к анализу очередного разряда множителя сдвигом регистра множителя на...
1. 1 разряд влево
2. 2 разряда влево
3. 1 разряд вправо
4. 2 разряда вправо

5. При формировании физического адреса содержимое сегментного регистра умножается на 16, чтобы ...
1. обеспечить совместимость с микропроцессорами предыдущего поколения
2. выровнять разрядность эффективного адреса и сегментного регистра
3. увеличить объем адресного пространства, к которому может обращаться микропроцессор

6. При конвейерной обработке информации обеспечивается повышение производительности работы микропроцессора...
1. повышением частоты синхронизации микропроцессора
2. использованием команд специальных форматов, позволяющих сократить их выборку и декодирование
3. совмещением выполнения различных этапов различных команд в различных блоках микропроцессора

7. Идеальный конвейер характеризуется...
1. максимально возможным на данном уровне технологии количеством ступеней
2. отсутствием конфликтов

3. максимальной тактовой частотой
8. Длительность такта при переходе от последовательного выполнения команд к конвейерному...
1. увеличивается
2. уменьшается
3. не изменяется
4. меняется в зависимости от длительности выполнения отдельных этапов при последовательном выполнении команды
9. Конфликты в конвейере, возникающие в случаях, когда выполнение одной команды зависит от результата выполнения предыдущей команды, называются...
1. структурные
2. по управлению
3. по данным
10. Конфликты в конвейере, возникающие в том случае, когда аппаратные средства микропроцессора не могут поддерживать все возможные комбинации команд в режиме одновременного выполнения с совмещением, называются...
1. структурные
2. по управлению
3. по данным
11. Состояние готовности процесса от состояния ожидания отличается тем, что...
1. это различные названия одного состояния
2. в состоянии готовности задача ожидает получения необходимых данных из памяти или устройств ввода/вывода, а в состоянии ожидания процессу для исполнения необходим только центральный процессор
3. в состоянии готовности процессу для исполнения необходим только центральный процессор, а в состоянии ожидания процесс не исполняется по причине занятости какого-либо ресурса помимо процессора
12. Коэффициент мультипрограммирования мультипрограммной ЭВМ характеризует ...
1. максимальное количество программ, которое может одновременно обрабатываться в мультипрограммном режиме
2. количество программ, которое находится в мультипрограммной ЭВМ в данный момент в активном состоянии, состоянии готовности или ожидания
3. количество программ, которое находится в мультипрограммной ЭВМ в данный момент в активном состоянии
13. Статическое распределение ресурсов предпочтительнее динамического в том случае, когда необходимо...
1. минимизировать время выполнения нескольких программ
2. обеспечить максимальную загрузку всех устройств мультипрограммной ЭВМ

3. обеспечить исполнение отдельной программы за минимальное время
14. Увеличение коэффициента мультипрограммирования увеличивает пропускную способность ЭВМ...
1. всегда
2. никогда
3. когда устройства ЭВМ недогружены
4. когда устройства ЭВМ перегружены
15. Конфликт возникает при...
1. статическом распределении ресурса
2. динамическом распределении ресурса
3. исчерпаемости ресурса
16. Виртуальный ресурс обладает следующей характеристикой...
1. виртуальный ресурс имеет расширенные функциональные возможности по отношению к физическому ресурсу, на базе которого он создан
2. виртуальный ресурс допускает динамическое распределение в отличие от физического, на базе которого он создан
3. виртуализация ресурса обеспечивает его неисчерпаемость
17. Многоочередная дисциплина распределения ресурсов, предназначенная для устранения недопустимо большого времени выполнения длинных запросов, относится к ...
1. системе со статическим указанием приоритетов программ
2. обслуживанию программ с абсолютными приоритетами
3. системе с динамическим изменением приоритетов программ
18. Мультипрограммная ЭВМ, используемая в системах управления, использует режим...
1. пакетный
2. разделения времени
3. реального времени
19. Одноочередная дисциплина распределения ресурсов время нахождения в очереди длинных и коротких запросов, зависящая только от момента их поступления, относится к...
1. круговому циклическому алгоритму
2. LIFO
3. FIFO
20. В мультипрограммной ЭВМ алгоритм планирования Корбатто используется для...
1. выбора времени кванта, на который ресурс предоставляется программе
2. определения номера очереди, в которую помещается новая программа при многоочередной дисциплине распределения ресурсов
3. выбора дисциплины распределения ресурсов

21. Вновь поступивший запрос с максимальным уровнем приоритета будет быстрее принят к обслуживанию при дисциплине распределения ресурсов в системе с...
1. относительными приоритетами запросов
2. абсолютными приоритетами запросов
3. статическим указанием приоритетов программ

22. Пакетный режим работы мультипрограммной ЭВМ эффективен для...
1. программ, находящихся на стадии отладки
2. коротких программ
3. больших отлаженных программ

23. Порядок учета приоритета вновь поступивших запросов возможен в базовом варианте многоочередной дисциплины распределения ресурсов (со временем кванта, не зависящим от номера очереди)...
1. с относительными приоритетами
2. с абсолютными приоритетами
3. с относительными и абсолютными приоритетами
4. учет приоритетов невозможен

24. Основным показателем используемым при оценке эффективности ЭВМ, работающей в режиме реального времени, является...
1. пропускная способность ЭВМ
2. выполнение задания за время, не превышающее максимально допустимого для данного задания
3. получение для каждого пользователя приемлемого времени ответа на запросы

25. Обработка прерывания от выполнения подпрограммы отличается тем, что...
1. при вызове обработчика прерывания адрес возврата в основную программу определяют аппаратные средства микропроцессора, а при обращении к подпрограмме адрес возврата указывает программист
2. вызов обработчика прерывания связан с необходимостью реакции системы на особую ситуацию, сложившуюся при выполнении программы, или на сигнал от внешнего устройства, а вызов подпрограммы запланирован программистом в программе
3. вызов обработчика прерывания данного типа может быть осуществлен не более одного раза за время выполнения одной программы, а вызов подпрограммы может осуществляться многократно

26. Механизм обработки прерываний реализуется средствами.
1. исключительно аппаратными
2. исключительно программными
3. программно-аппаратными

27. В современных ЭВМ проверка наличия запроса прерывания реализуется в момент времени по окончании...
1. очередного этапа выполнения команды

2. выполнения команды
3. выполнения программы
4. выполнения пакета программ

28. Все аппаратные маскируемые прерывания можно запретить с помощью...
1. сброса флага разрешения в таблице векторов прерываний
2. сброса флага разрешения прерываний в регистре флагов микропроцессора
3. регистра маски в контроллере приоритетных прерываний

29. Микропроцессор определяет адрес программы – обработчика прерывания поступившего запроса...
1. одновременно с каждым запросом прерывания в микропроцессор передается адрес программы – обработчика прерывания
2. адрес программы – обработчика прерывания равен типу поступившего запроса прерывания
3. адрес считывается из строки таблицы векторов прерывания, номер которой равен по типу поступившего запроса прерывания

30. Тип прерывания определяется как...
1. номер, присваиваемый каждому из прерываний для определения адреса обработчика прерывания
2. адрес обработчика прерывания от данного источника
3. номер, присваиваемый каждому из прерывания для определения его приоритета